

# 基于 IP 视频监控系统云台控制的设计与实现

张奇光, 刘 峰

(南京邮电学院信息工程系, 江苏省南京市 210003)

**【摘 要】** I<sup>2</sup>C 总线和 PCI\_XIO 是 Philips 公司最新 DSP 芯片 PNX1302 的两个常用接口。文中介绍了采用上述两个接口设计与实现基于 IP 视频监控系统的云台控制方法以及比较。基于 I<sup>2</sup>C 总线的云台控制方法是利用 PNX1302 DSP 芯片所集成的 I<sup>2</sup>C 总线, 根据 I<sup>2</sup>C 总线的工作原理、传输速率以及云台控制信息比特数少的综合因素考虑实现的。基于 PCI\_XIO 接口的云台控制方法是根据 PNX1302 DSP 芯片的 PCI 总线接口为实现 8 bit 数据传输而特别设计的 PCI\_XIO 接口实现的。

**关键词:** 云台控制, PNX1302, I<sup>2</sup>C, PCI\_XIO

**中图分类号:** TN948.41

## 0 引 言

随着多媒体技术的迅猛发展,人们对视频编码技术及其在网络中的应用例如可视电话、会议电视、远程监控等越来越感兴趣。另外,DSP 技术的快速发展大大推动了多媒体技术的应用,可以从各种通用和专用的高性能多媒体 DSP 芯片的纷纷推出得到验证。例如德国汉诺威大学的 Axpe1280、美国 TI 公司的 TMS320-C6xx、ADI 公司的 ADSP-BF561、Philips 公司的 Nexperia 系列 PNX1x00 等。Philips 公司的 PNX1302 系列芯片是针对多媒体应用设计的,集成了许多多媒体处理应用的功能接口,例如视频和音频输入输出接口、PCI-XIO 接口、I<sup>2</sup>C 总线接口等。

## 1 IP 视频监控系统

基于 PNX1302 的视频监控系统的总框图以及云台控制的两种方案如图 1 所示。

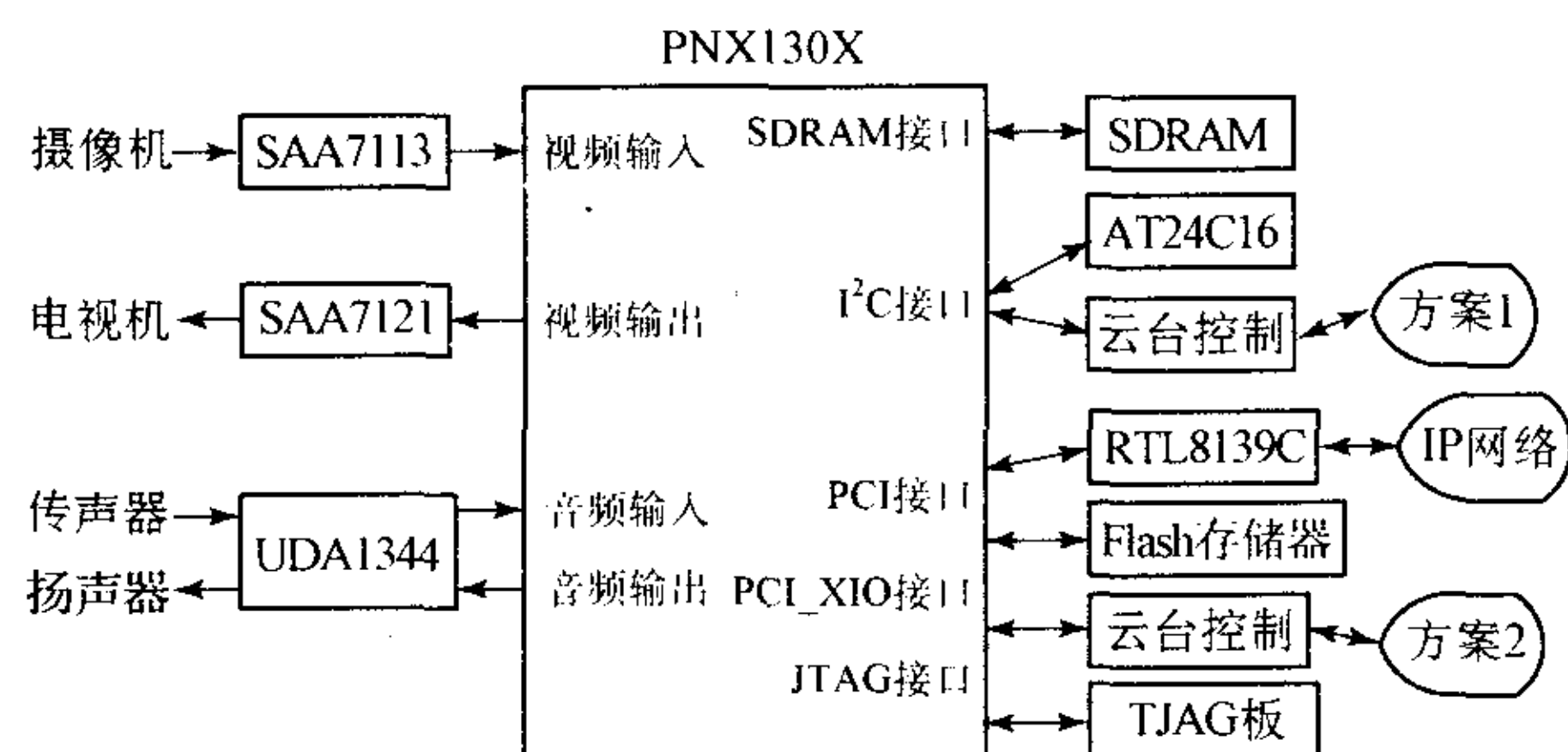


图 1 基于 IP 视频监控系统的总框图  
以及云台控制的两种方案

图中各单元的功能类似于计算机系统。EEPROM 对应于 PC 机中的 BIOS, Flash 存储器对应于 PC 机中

的硬盘, SDRAM 对应于 PC 机中的内存, RTL8139 对应于 PC 机中的网卡。这些功能模块组合在一起再加上客户端软件,就实现了基于 IP 的视频监控系统。

除了实现基本的视频监控功能外,视频监控系统的客户端可通过控制按钮对远端摄像机的焦距、光圈及云台转向进行控制。本文主要内容就是描述对云台进行控制的两种方法:通过 PNX1302 的 I<sup>2</sup>C 总线来实现和通过 PNX130X 的 PCI 总线的 XIO 接口来实现。

## 2 采用 I<sup>2</sup>C 总线实现云台控制

监控系统客户端对远端监控设备的具体控制过程为:客户端软件新建一个发送线程,当点击窗口中云台控制按钮时,发送线程就响应此消息,通过计算机的网络接口发送相应的控制码。当远端监控设备接收到这些控制码后,通知 PNX1302, DSP 把这些控制码写到 I<sup>2</sup>C 总线上。I<sup>2</sup>C 接口板把串口的总线数据转换成并行的数据,输入到云台控制编码盒中,控制云台的转动和摄像头的焦距及拉伸。

### 2.1 I<sup>2</sup>C 总线标准

I<sup>2</sup>C 总线是 Philips 公司在 20 世纪 80 年代开发的一种二进制串行传输总线,具有占用 I/O 端口少、控制方式简单、信号传输速度快、配套功能芯片种类多等特点,其数据传送的最高速率为 100 kbit/s,快速方式下可达 400 kbit/s。I<sup>2</sup>C 总线由 SDA(串行数据线)和 SCL(串行时钟线)构成。SDA 和 SCL 均为双向传输线,必须通过一个上拉电阻连接到正电源,当总线处于空闲状态时,两条线均为高电平。所有 I<sup>2</sup>C 总线接口芯片以串联方式连接在一起,根据地址识别每个器件,根据器件的功能可以工作在发送或者接收方式。另外,对于发送器或接收器来说,在进行数据传送时可以认为是主器件或从器件。一个主器件是启动总线来传



送数据并被总线允许、产生时钟的器件,这时任何被寻址的器件都认为是从器件。

I<sup>2</sup>C 总线的数据传输过程如下:

a) 主器件发出开始信号。

b) 主器件接着发送出 1 B 的从器件地址信息,其中最低位为读/写控制码,“1”为读,即主器件将从从器件接收数据;“0”为写,即主器件将数据传送给从器件,高 7 位为从器件地址码。

c) 从器件发出应答信号。

d) 发送器开始发送信息,每发完 1 B 后接收器就发送出应答信号给发送器。

e) 主器件发出停止信号。

I<sup>2</sup>C 总线数据格式如图 2 所示。S 为起始位;A 为确认位;P 为停止位;SlaveAddress 为 Slave 设备的 I<sup>2</sup>C 地址;SubAddress 为 Slave 设备各内部寄存器的子地址;Data 为  $n$  字节数据。其中除确认位由 Slave 设备发回外,其他位均由 Master 设备发出。

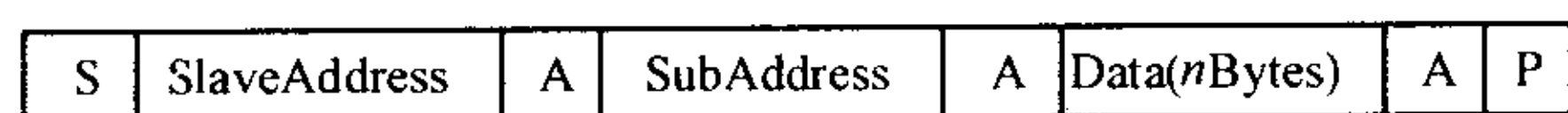


图 2 I<sup>2</sup>C 总线数据格式

## 2.2 PNX1302 通过 I<sup>2</sup>C 总线实现云台的控制

PNX1302 作为系列产品,集成了一个 I<sup>2</sup>C 总线接口作为系统的扩展,用来控制外接多媒体器件,如视频编码器 SAA7121、视频解码器 SAA7113、EEPROM 等。PNX1302 只能作为 I<sup>2</sup>C 总线的主器件使用。

监控系统远端的云台和摄像机的控制由 I<sup>2</sup>C 接口板、云台控制编码器、云台控制解码器和云台等 4 部分组成,如图 3 所示。

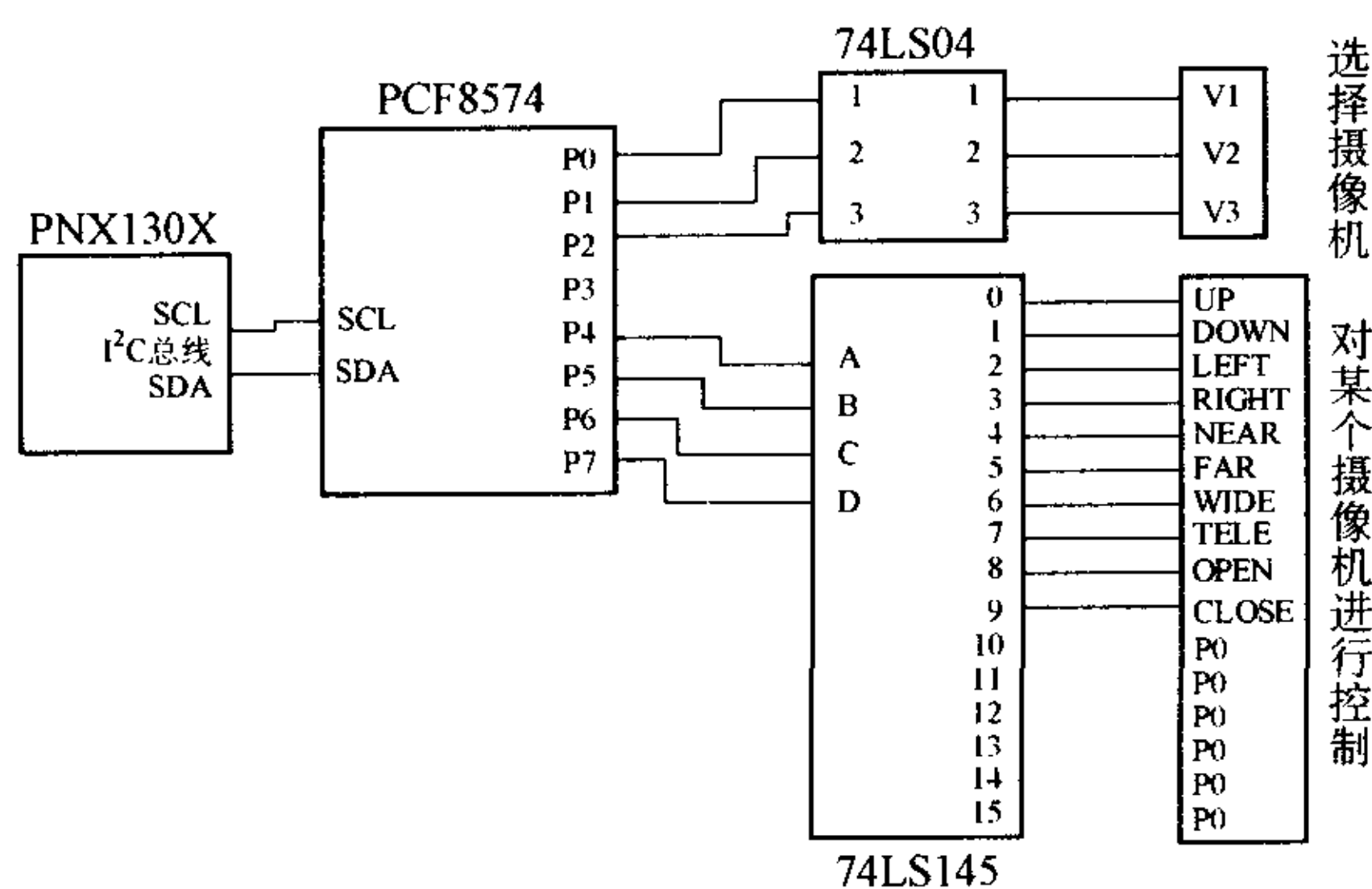


图 3 I<sup>2</sup>C 总线实现云台控制的框图

I<sup>2</sup>C 总线云台控制的过程如下。PNX1302 的 I<sup>2</sup>C 总线的 SDA 和 SCL 与 PCF8574 的 SDA 和 SCL 两个引脚相连,I<sup>2</sup>C 总线输出的串行数据经过 PCF8574 (I<sup>2</sup>C 地址是 0100000) 转换成并行二进制数据,前 3 位 (P[2.1.0]) 输出经 74LS04 来选择摄像机和云台,后 4 位 (P[7.6.5.4]) 输出经 74LS154 译码器给出云台和

摄像机镜头的控制电平。

## 3 PNX1302 通过 PCI-XIO 实现云台控制

远端监控设备被监控系统客户端控制的具体过程如下。客户端软件新建一个发送线程,当客户端要求进行云台控制时,发送线程就按照客户端的请求消息在计算机的网络接口上发送相应的控制码。当远端监控设备接收到这些控制码后,通知 PNX1302 把这些控制码写到 PCI-XIO 接口上。CPLD 的功能是把从 XIO 接口来的并行数据转换成串行数据输出,然后连接 MAX3485 实现不同控制信号电平的转换,并输入到云台控制器编码盒中,用来选择对云台转动的方向和摄像机镜头焦距的控制。

### 3.1 PCI-XIO 接口

PNX1302 在 PCI 接口基础上附加一个 PCI-XIO 接口,即 PCI 扩展输入输出接口。XIO 接口可通过 8 位数据总线与 ROM、EEPROM、Flash 存储器、x86 系列处理器、68K 系列处理器等相连,在系统设计中连接一个 CPLD,用来实现控制信号的并/串和串/并转换。它具有 16 MB 寻址空间,时钟速度可编程,最高速度为 100 MHz,数据可单字节也可以 DMA 方式传输。

PCI-XIO 接口作为 PCI 接口的从设备,其概念框图如图 4 所示。

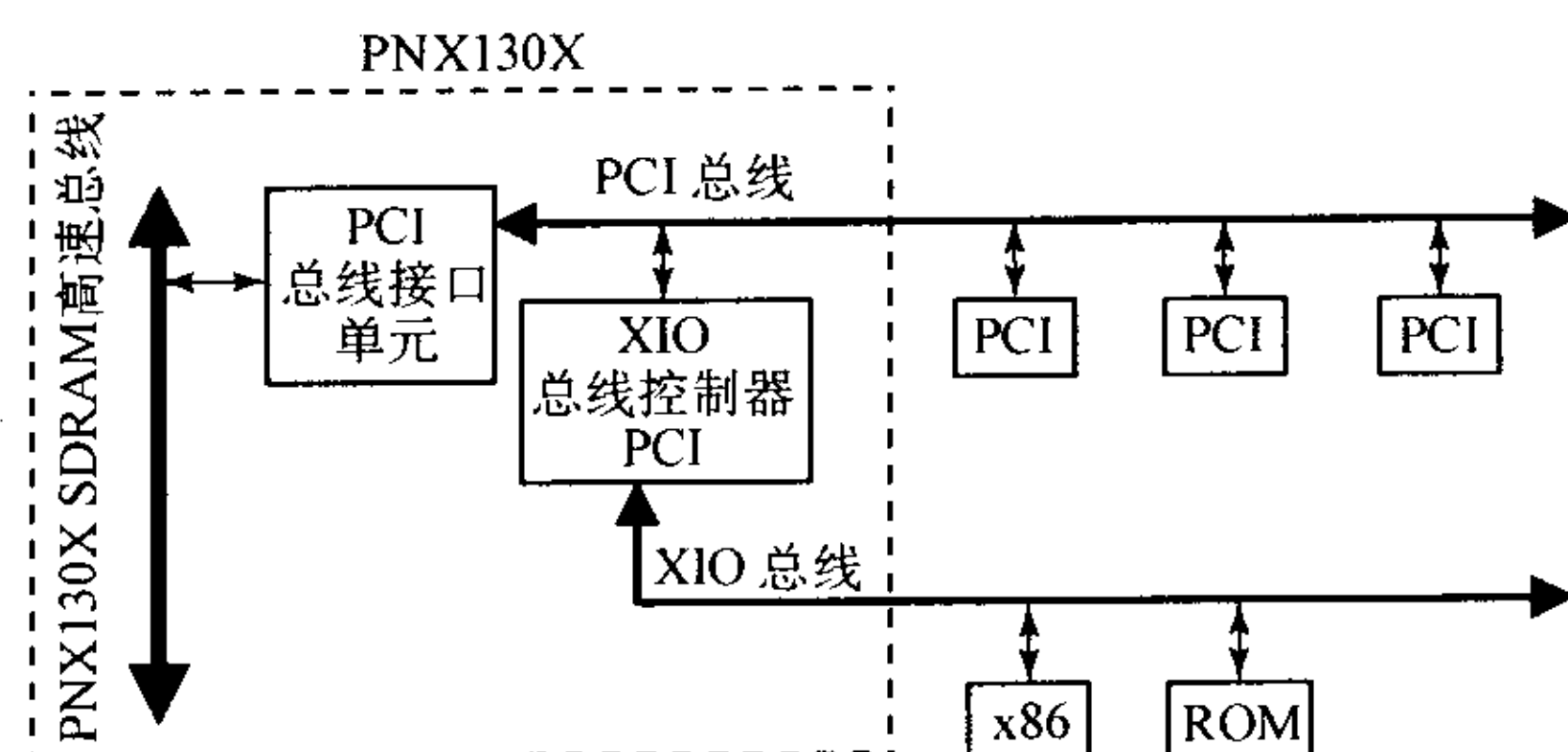


图 4 PCI\_XIO 与 PCI 的关系及其特征

PNX1302 初始化后,PCI-XIO 总线默认为普通 PCI 模式,若 MMIO 中的 XIO\_CTL 寄存器的使能位被置位并且 PNX130X 寻址到 XIO 地址空间,XIO 总线控制器就被激活。

XIO 总线控制器作为 XIO 总线的“代理”,在 XIO 总线操作进行时负责为 PCI BIU (总线接口单元) 产生 PCI\_DEVSEL#信号,当收到 BIU 的 PCI\_IRDY#信号时使能 PCI\_INTB#信号,可以作为所有 XIO 设备的全局片选信号。它还重新配置了 PCI 的 32 位地址/数据线,将低 24 位作为 XIO 总线的地址线,高 8 位作为 XIO 总线的数据线。PCI 总线的 C/BE1#被复用为 XIO 的读选通信号,PCI 总线的 C/BE0#被复用为 XIO 的写选通信号。

PCI-XIO 总线控制器包括一个可编程的 MMIO 寄



寄存器 XIO\_CTL。其格式见表 1。

表 1 XIO\_CTL 寄存器

| 位置   | 位     | 功能          | 设置值    |
|------|-------|-------------|--------|
| 地址   | 31:26 | XIO 基地址     | 未定义    |
| 地址   | 25:11 | 未用          | 0      |
| 等待状态 | 10:8  | 等待状态        | 0      |
| 使能   | 7     | 允许 XIO 总线操作 | 0 = 禁止 |
| 使能   | 6:5   | 未用          |        |
| 时钟频率 | 4:0   | 定制内部时钟      | 0x1f   |

表 1 中:使能位(7)为 1 时允许 XIO 总线操作;高 6 位(31:26)定义了 XIO 空间的基地址,若 PNX130X 存取的地址的高 6 位与这里定义的相同,XIO 总线控制器就被激活;时钟频率位(4:0)用来定制内部时钟;等待状态位(10:8)用来支持慢速外部 XIO 设备操作。

从图 4 可以看出,PNX130X 利用 PCI BIU 访问 XIO 总线。DSP CPU 给出的地址格式如图 5 所示。

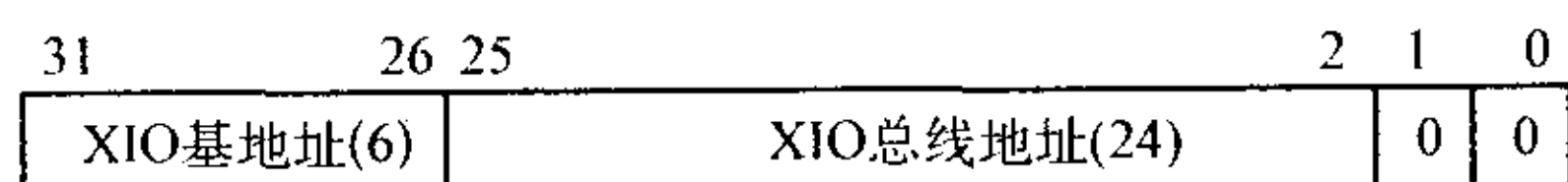


图 5 DSP CPU 访问 XIO 总线使用的地址格式

由图 5 可见,24 位 16 MB 地址空间的 XIO 总线映射到 16 MB PCI 字(4 字节)地址空间。XIO 总线上一次字节的读写对应于 PCI 总线上的一次字读写。向 XIO 总线写 1 字节时,PCI BIU 的 PCI 写操作就向 XIO 总线控制器写 4 字节,但低 24 位(bit23:0)被忽略,对应的 PCI\_BYTE\_ENABLE#信号无效;从 XIO 总线读 1 字节时,XIO 总线控制器的 PCI 读操作向 PCI BIU 发送 4 字节,其中高 8 位(bit31:24)是从 XIO 总线的数据线上读到的数据,低 24 位(bit23:0)返回这次读操作的 XIO 总线地址。如图 6 所示。

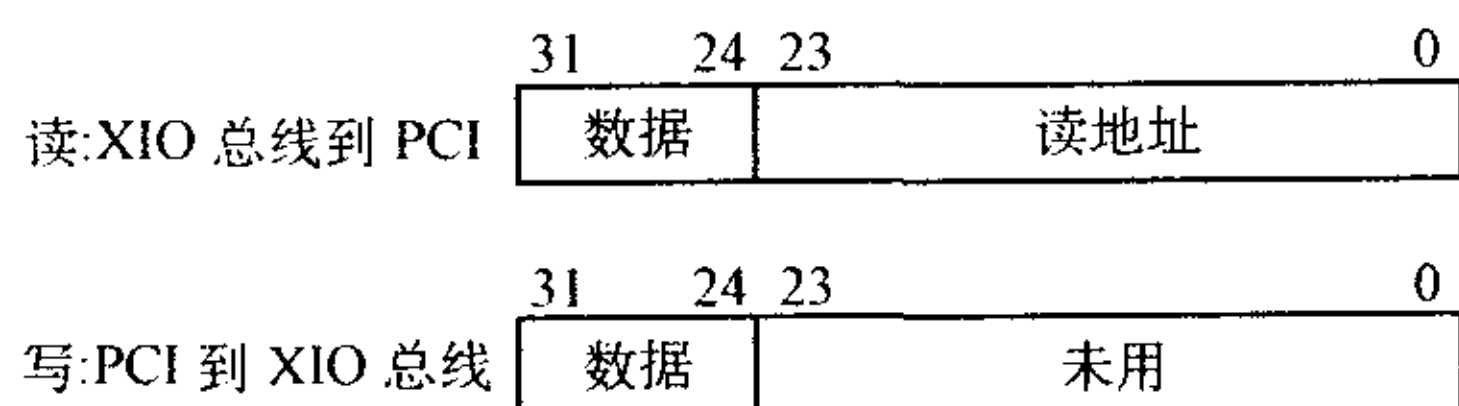


图 6 DSP CPU 访问 XIO 总线使用的数据格式

### 3.2 通过 XIO 总线实现云台和摄像机的控制

云台控制由 XIO 接口、CPLD、MAX3485、控制接口、云台译码器和云台摄像机等模块构成,见图 7。

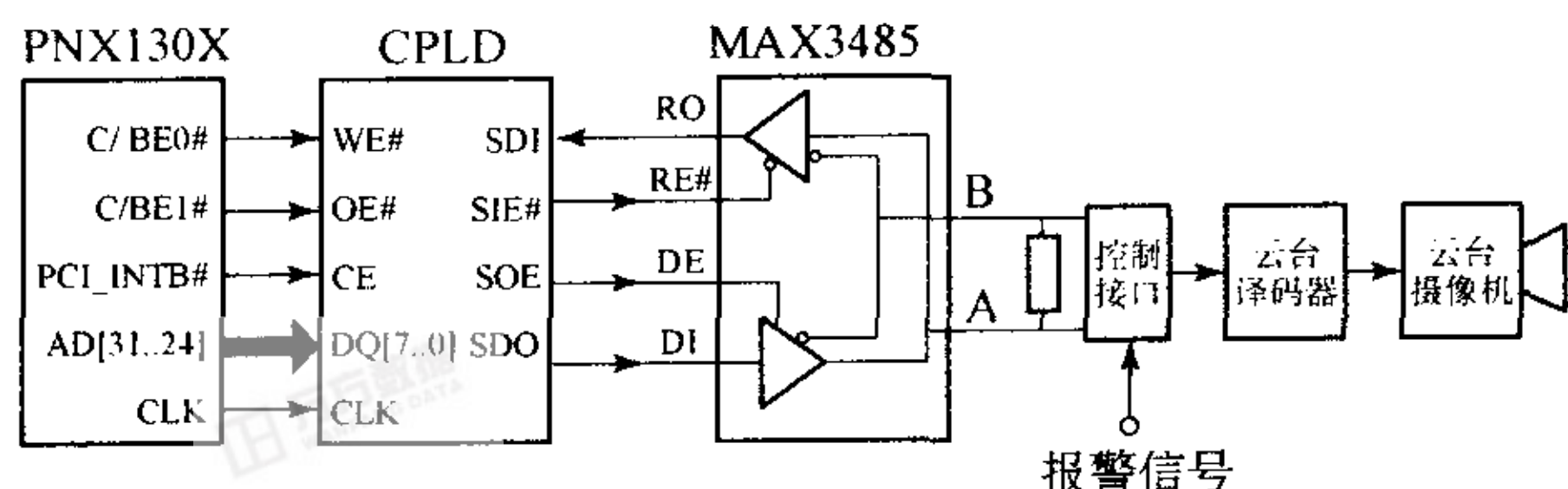


图 7 XIO 接口实现云台控制的组成框图

a) XIO 接口:用来实现对 8 位外设的连接和通信。这里我们连接了一个 CPLD,XIO 接口向 CPLD 发送 7 个 8 位并行数据来实现各种云台方向和摄像机焦距的控制;并接收来自外设的 1 个 8 位报警信号。PCI\_INTB#用来选中 CPLD,如低电平就使 CPLD 片选,与 CPLD 的 CE#连接;C/BE0#和 C/BE1#用来控制对 CPLD 的读写使能,如为低电平就使能读/写,与 CPLD 的 WE#和 OE#连接;AD[31..24]用来对 CPLD 的 8 位数据传输,与 CPLD 的 DQ[7..0]连接;CLK 给 CPLD 提供同步时钟,与 CPLD 的 CLK 连接。

b) CPLD:我们选用的 CPLD 是 Altera 公司的 MAX7128AE,电压 3.3 V,封装为 QFP100,用它来实现对来自 XIO 接口的 8 位并行数据的串/并转换,这里还要考虑到 XIO 接口数据传输的时钟频率与 CPLD 中所用的时钟频率的同步。SDI 串行数据接收信号用来接收来自 MAX3485RO 口的报警信号;SIE#串行数据接收使能和 SOE 串行数据发送使能用来使能 MAX3485 的接收和发送放大器,与 MAX3485 的 RE#和 DE 连接;SDO 串行数据发送信号用来向 MAX3485 发送串行数据,与 MAX3485 的 DI 连接。

c) MAX3485:是一个 RS-485 和 RS-422 的信号通信芯片,集成了一个信号接收器和一个信号发送器,进行半双工通信。云台控制串行信号经 MAX3485 的信号发送器发送到控制接口,再发送到云台译码器,控制云台及摄像机的方向和焦距。报警信号经 MAX3485 的信号接收器接收,发送到 CPLD,经过 CPLD 的串/并转换,发送到 XIO 接口,然后由 DSP 进行处理。

## 4 两种云台控制方法的比较

基于 I<sup>2</sup>C 总线的云台控制方法,其数据传送的最高速率为 100 kbit/s,但由于云台控制的数据量很少,可以满足远程控制的应用,效果较好。基于 PCI-XIO 接口的云台控制方法,遵循 PCI 总线标准,最高速率可达 132 Mbit/s,速度非常快,可满足更高的需求。基于 I<sup>2</sup>C 总线的云台控制方法其外围硬件设计较复杂,但内部软件设计较简单;而基于 PCI-XIO 接口的云台控制方法其外围硬件设计比较简单,但软件设计较复杂,涉及 XIO 总线的配置和 CPLD 内部软件的设计。

## 5 结束语

本文所采用的基于 I<sup>2</sup>C 总线接口和基于 PCI-XIO 接口的云台控制方法都是切实可行的云台控制设计方法,都能满足基于 IP 的视频监控系统的设计需要。

(下转第 38 页)



而 AM 采用了二次变频技术, 将第一中频提升到 10.71 MHz。同时, 由于在不同的路面行驶, 汽车音响受到的振动和冲击使其温度高达 60 °C 以上, 所以对元件耐热性等质量和焊接都要求比较高。

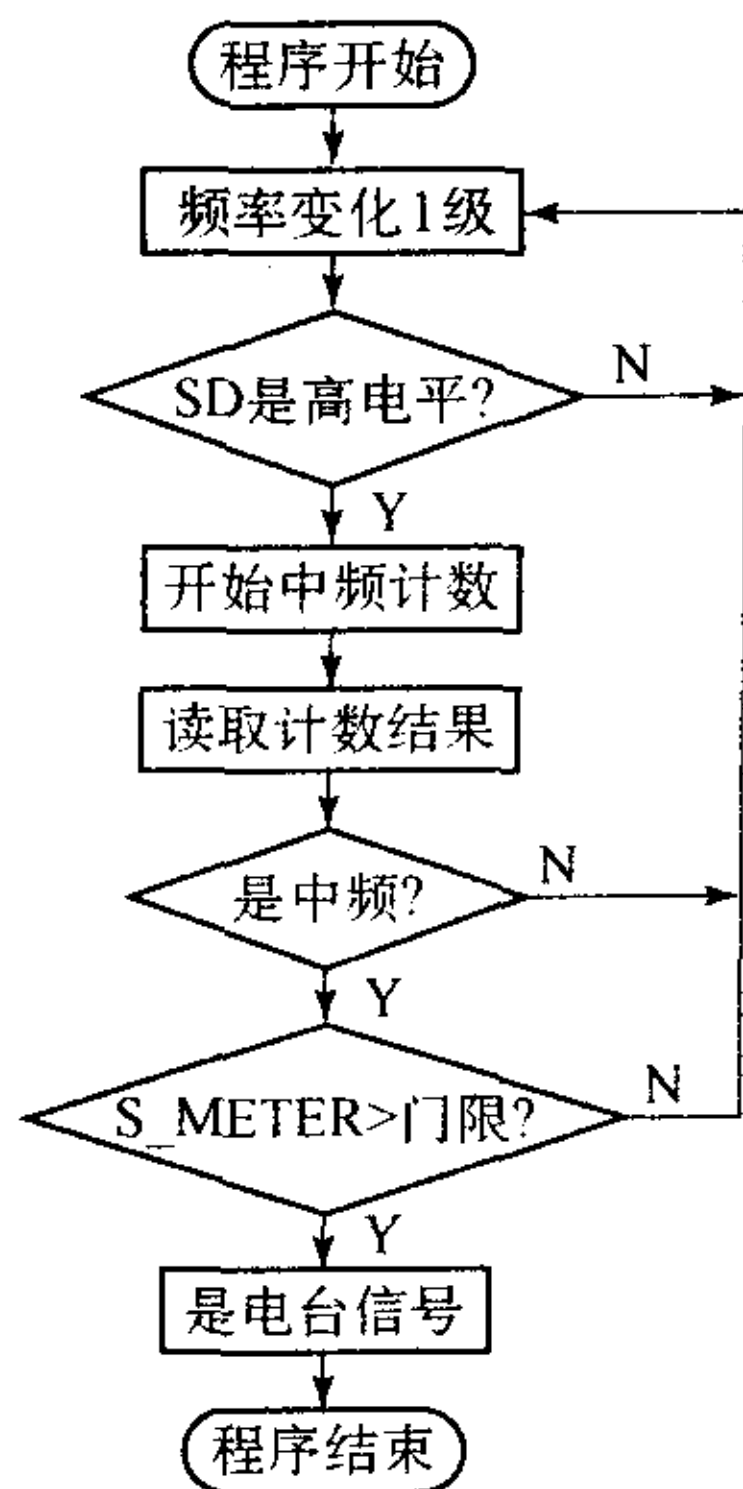


图 4 自动搜索流程图

## 4 结束语

本文介绍的系统经过试运行, 各项功能实现良好。

## 参 考 文 献

- [1] 罗亚非, 等. 凌阳 16 位单片机应用基础. 北京: 北京航空航天大学出版社, 2005
- [2] 杨士中, 黎孝纯, 宋景光, 等. 锁相技术基础. 北京: 人民邮电出版社, 1978
- [3] 张厥盛, 曹丽娜. 锁相与频率合成技术. 成都: 电子科技大学出版社, 1995
- [4] 罗山鹰, 周 军. 两种典型的数字调谐系统. 兵工自动化, 2001, 20(4): 46 ~ 50
- [5] 覃韦岭, 张才朋, 刘争红. 2001 年全国大学生电子设计竞赛“索尼杯”得主: 调频收音机. 电子世界, 2002, (8): 54 ~ 56
- [6] 葛长坚. 汽车音响用数字调谐器. 电声技术, 1994, (7): 37 ~ 41

# Design of Digital Tuning System of Vehicle Sound Equipment

Song Yingwu, Cheng En, Ling Hezhi

(Xiamen University, Xiamen 361005, China)

**【Abstract】** In this paper, a design of digital tuning system of vehicle sound equipment is introduced. After introducing principle of PLL frequency synthesizer, the method of using Lingyang MCU to realize digital tuning is introduced. The design principle of the lowpass filter circuit is discussed, and also, the flow chart of auto-searching is presented.

**Keywords:** PLL, digital tuning, vehicle sound equipment, vehicle DVD

(上接第 35 页)

## 参 考 文 献

- [1] 倪 强. 基于 TM1300 的视频监控系统码率控制和远端设备控制接口设计研究: [硕士学位论文]. 南京: 南京邮电学院, 2002

- [2] 沈 斌. 基于 TM1300 的视频通信系统的无线接口的研究与实现: [硕士学位论文]. 南京: 南京邮电学院, 2001
- [3] 杨 恒. FPGA/VHDL 快速工程实践入门与提高. 北京: 航空航天大学出版社, 2003

# Design and Realization of Control Interface of Video Monitor System Based on IP Network

Zhang Qiguang, Liu Feng

(Nanjing University of Posts and Telecommunicatins, Nanjing 210003, China)

**【Abstract】** I<sup>2</sup>C bus and PCI\_XIO are two common interfaces of Philips company's DSP PNX1302. The paper introduces methods of using the two interfaces respectively to design and realize control interface of video monitor system which based on IP network. The method based on I<sup>2</sup>C bus considered factors such as operation theory of I<sup>2</sup>C bus, transmission rate, and having little information of control interface and so far. The method based on PCI\_XIO interface is founded on PCI bus of PNX 1302 DSP for realizing 8 bit data transmission to design PCI\_XIO interface.

**Keywords:** control interface, PNX1302, I<sup>2</sup>C, PCI\_XIO