

●新特器件应用

单片非易失性存储器 DS3070W 的性能特点及应用

冯 涓, 赵振华

(武汉工程大学 电气信息学院, 湖北 武汉 430073)

摘要: DS3070W 是 Dallas 公司最新推出的单片、内含实时时钟的非易失性静态存储器。该器件内部集成了 16 Mb NV SRAM、非易失性控制器、实时时钟和一个锂锰 (ML) 可充电电池。介绍了 DS3070W 的性能特点及工作原理, 给出了它与 AT89C51 的典型应用电路及子程序。

关键词: 单芯片; 非易失性存储器; DS3070W; 实时时钟

中图分类号: TP333

文献标识码: B

文章编号: 1006-6977(2006)12-0049-03

Features and application of single-chip NV SRAM DS3070W

FENG Juan, ZHAO Zhen-hua

(School of Electrical Information, Wuhan Institute of Technology, Wuhan 430073, China)

Abstract: DS3070W newly produced by Dallas Inc. is a single-chip 16Mb NV SRAM with clock. It consists of a 16Mb NV SRAM, a NV controller, a year 2000-compliant real-time clock and an internal rechargeable ML battery. The characteristics and operating principle of DS3070W are introduced, the typical application circuit with AT89C51 and software program code are given.

Key words: single-chip; NV SRAM; DS3070W; real-time clock

1 引言

SRAM+后备电池是一种传统而古老的非易失存储方式, 此方式的优点在于器件能够与标准的 SRAM 完全兼容, 而且操作速度非常快, 但是缺点也非常明显: 芯片体积很大, 占用太多的电路板空间; 器件内部的电池使用环境受限, 如果电池电量耗尽, 所有的数据都将丢失。DS3070W 是 Dallas 公司推出的一款单片 NV SRAM 模块, 该器件内部集成了 16 Mb NV SRAM、非易失性控制器、实时时钟和一个锂锰 (ML) 可充电电池, 为数据保护电路提供了一个更简单、更便利的方法, 能够在不可预料或不定期掉电情况下有效保护重要数据。

2 DS3070W 的引脚功能及特性

2.1 引脚功能

DS3070W 采用标准的 27 mm×27 mm BGA 封装, 各引脚的功能如下:

A0~A20: 地址输入端;

DQ0~DQ7: 数据输入/输出端;

IRQ/FT: 中断请求输出端 / 频率测试端;

RST: 复位端;

WE: 写使能端;

OE: 读使能端;

CE: 静态存储器使能端;

CS: 实时时钟使能端;

Vcc: 电源 (+3.3 V);

GND: 地;

NC: 空脚。

2.2 性能特点

DS3070W 的主要功能特点如下:

单片, 标准的 27 mm×27 mm BGA 封装, 无需手工安装电池帽或手工焊接, 可采用标准的安装设备和回流焊处理工艺, 安装成本低;

内置锂锰 (ML) 可充电电池。采用 ML 电池, 不断对电池充电能够将系统使用时间延长到数十年;

内置的 RTC 具有完整的 Y2KC 时钟/日历功能, 包含有 RTC 报警、看门狗定时器、电池监视器以

及电源监视器。RTC 寄存器包含世纪、年、月、日、星期、时、分、秒数据,采用 24 小时 BCD 格式;每月天数以及闰年的修正可自动完成;

内部集成有控制电路,可持续监视 VCC,检查其是否超出容限,一旦出现这种情况,自动接通锂电池,并无条件使能写保护功能,以防止破坏数据;

复位输出端口能用作 CPU 监测器;

中断输出端口能用作 CPU 的看门狗定时器;

不存在芯片连接部件/簧片,具有更高的抗震性。其引脚兼容于 PowerCap 模块,可工作在工业级温度范围内($-40^{\circ}\text{C}\sim+85^{\circ}\text{C}$);

不存在多片互连、跳线问题,可承受更强的冲击、振动,具有更高的可靠性。

3 实时时钟的读写操作

DS3070W 的实时时钟寄存器是对内部和外设的一个双缓冲方式,用户用直接的通道与外设相连。对于外设寄存器来说,可通过是否允许用户存取静态数据来决定是否更新时钟/日历;对于内部寄存器来说,只要内部的振荡器能够持续工作,它就能够不断更新,从而确保时钟信息的准确性,而不受外设寄存器状态的影响。

实时时钟/存储器的运行真值表如表 1 所示。

表 1 实时时钟/存储器的运行真值表

$\overline{\text{CS}}$	$\overline{\text{WE}}$	$\overline{\text{CE}}$	$\overline{\text{OE}}$	工作模式	电流状态	输出状态
0	1	1	0	读时钟	有效	有效
0	1	1	1	读时钟	有效	高阻态
0	0	1	X	写时钟	有效	高阻态
1	1	0	0	读存储器	有效	有效
1	1	0	1	读存储器	有效	高阻态
1	0	0	X	写存储器	有效	高阻态
1	X	1	X	备用	备用	高阻态
0	X	0	X	无效 ⁽¹⁾	有效	无效

注 X 为任意。(1)具体情况见图 1。

SRAM/RTC 数据总线控制示意图如图 1 所示。当静态存储器使能信号($\overline{\text{CE}}$)和写信号($\overline{\text{WE}}$)无效(高电平)、实时时钟使能信号($\overline{\text{CS}}$)和读信号($\overline{\text{OE}}$)有效(低电平)时,DS3070W 对实时时钟进行读操作,低 4 位输入地址(A0~A3)决定选通 16 位时钟寄存器中的某一位(具体见表 2)。当输入地址完成信号稳定后,在选通时间内,如果实时时钟使能信号($\overline{\text{CS}}$)和读信号($\overline{\text{OE}}$)能够保持有效状态,就能从 8 位

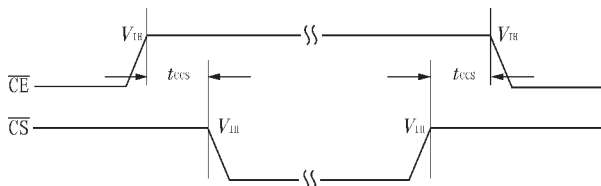


图 1 SRAM/RTC 数据总线控制示意图

数据输出端口上得到有效数据。当进行实时时钟读操作时,必须停止外设寄存器的更新,让外设寄存器进入稳定状态,保证在读操作过程中寄存器的信息没有变化。在这个过程中,内部寄存器正常更新,通过给读信号端 R 赋值 1 来禁止外设寄存器的更新,只要保持信号端 R 的值为 1 不变,更新就被禁止,当读操作完成以后,必须保证 R 端信号变为 0,且时间至少持续 500 μs ,以确保外设寄存器能够完全更新。对时钟信息的读写须一次连续完成,假如在选通时间内,信号的有效状态不能保持,数据通道必须遵循最新发生的信号管理,并且对于 $\overline{\text{CS}}$ 和 $\overline{\text{OE}}$ 的限制参数是 t_{CO} 和 t_{OEC} ,而不是地址通道。表 2 所列时钟信息寄存器。

4 DS3070W 的典型应用

DS3070W 不需要任何附加电路就可以与微处理器或 DSP 直接相连,大大简化了系统的硬件设计,减少了元件数,充分利用了存储空间,降低了成本; DS3070W 可完全替代易失性 RAM、EEPROM 和闪存装置,并可省去时钟器件和后备电池。

DS3070W 与 AT89C51 的接口电路如图 2 所示。由于受到 AT89C51 I/O 的限制,只采用 DS3070W 的 14 根地址线。用户在使用过程中,可以根据实际需要选用不同型号的微处理器或 DSP,充分利用 DS3070W 的存储空间。

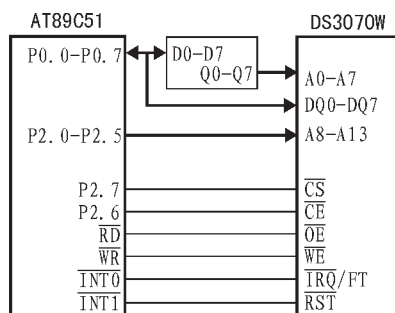


图 2 DS3070W 与 AT89C51 的典型接口电路

下面给出读写实时时钟的子程序,其中 TIME-BUF 为时钟信息缓冲区,占 8 个字节。

表 2 时钟信息寄存器

地址	数 据								功能/范围	
	B7	B6	B5	B4	B3	B2	B1	B0		
XXXXFh	10 YEAR				YEAR				YEAR	00 – 99
XXXXEh	X	X	X	10M	MONTH				MONTH	01 – 12
XXXXDh	X	X	10 DATE		DATE				DATE	01 – 31
XXXXCh	X	FT	X	X	X	DAY			DAY	01 – 07
XXXXBh	X	X	10 HOUR		HOUR				HOUR	00 – 23
XXXXAh	X	10 MINUTES			MINUTES				MINUTES	00 – 59
XXXX9h	OSC	10 SECONDS			SECONDS				SECONDS	00 – 59
XXXX8h	W	R	10 CENTURY		CENTURY				CENTURY	00 – 39
XXXX7h	WDS	BM4	BM3	BM2	BM1	BM0	RB1	RB0	WATCHDOG	– –
XXXX6h	AE	Y	ABE	Y	Y	Y	Y	Y	INTERRUPTS	– –
XXXX5h	AM4	Y	10 DATE		DATE				ALARM DATE	01 – 31
XXXX4h	AM3	Y	10 HOUR		HOURS				ALARM HOURS	00 – 23
XXXX3h	AM2	10 MINUTES			MINUTES				ALARM MINUTES	00 – 59
XXXX2h	AM1	10 SECONDS			SECONDS				ALARM SECONDS	00 – 59
XXXX1h	Y	Y	Y	Y	Y	Y	Y	Y	UNUSED	– –
XXXX0h	WF	AF	0	BLF	0	0	0	0	FLAGS	– –

注 X = 未用到(在读/写位的控制下可读/写), Y = 未用到(不在读/写位的控制下可读/写), FT = 频率测试端, AE = 警告标志使能端, OSC = 振荡器起始位, WDS = 看门狗控制位, ABE = 备份模式下的警告使能端, BLF = 电池电压低标志位

READ-DS3070W: ;读实时时钟子程序

CJNE R0,#TIMEBUF+8,WLOOP1 ;循环 8 次,写

MOV R0,#TIMEBUF

入 8 个字节

RLOOP1:MOV R5,#0

RET

MOV R1,#8

MOV DPTR,#TIMEADDR

RLOOP2:MOV A,@DPTR ;读入一位

ANL A,#01H

ORL A,R5

RR A

MOV R5,A

DJNZ R1,RLOOP2 ;循环 8 次,读入一个字节

MOV @R0,A ;存入时钟信息缓冲区

INC R0

CJNE R0,#TIMEBUF+8,RLOOP1 ;循环 8 次,读

入 8 个字节

RET

WRITE-DS3070W: ;写实时时钟子程序

MOV R0,#TIMEBUF

WLOOP1:MOV R7,#8

MOV A,@R0

WLOOP2:MOVX @DPTR,A ;写入一位

RR A

DJNZ R7,WLOOP2 ;循环 8 次,写入一个字节

INC R0

5 结束语

随着电子技术的不断发展以及手机应用的普及,对非易失性静态存储器的需求大增,与一般 NV SRAM 相比,DS3070W 具有单片、内含锂锰(ML)可充电电池、外围电路简单、占用微处理器口线少、易于连接等优点,适用范围更广泛。

参考文献:

- [1] Maxim Integrated Products. DS3070W Data Sheet [DB/OL].http://www.maxim-ic.com.cn/pdfserv/en/ds/DS3070w.pdf .2006.
- [2] 张毅刚,彭喜源,曲春波,等. MCS-51 单片机应用设计[M]. 哈尔滨:哈尔滨工业大学出版社, 2004.
- [3] 黄再银. 带看门狗和电源监控功能的复位芯片 MAX813L[J]. 电子世界,2003,3(3).

作者简介:冯 涓(1983-)女,武汉工程大学 2005 级检测技术与自动化在读硕士研究生。

收稿日期:2006-08-02

咨询编号:061216