

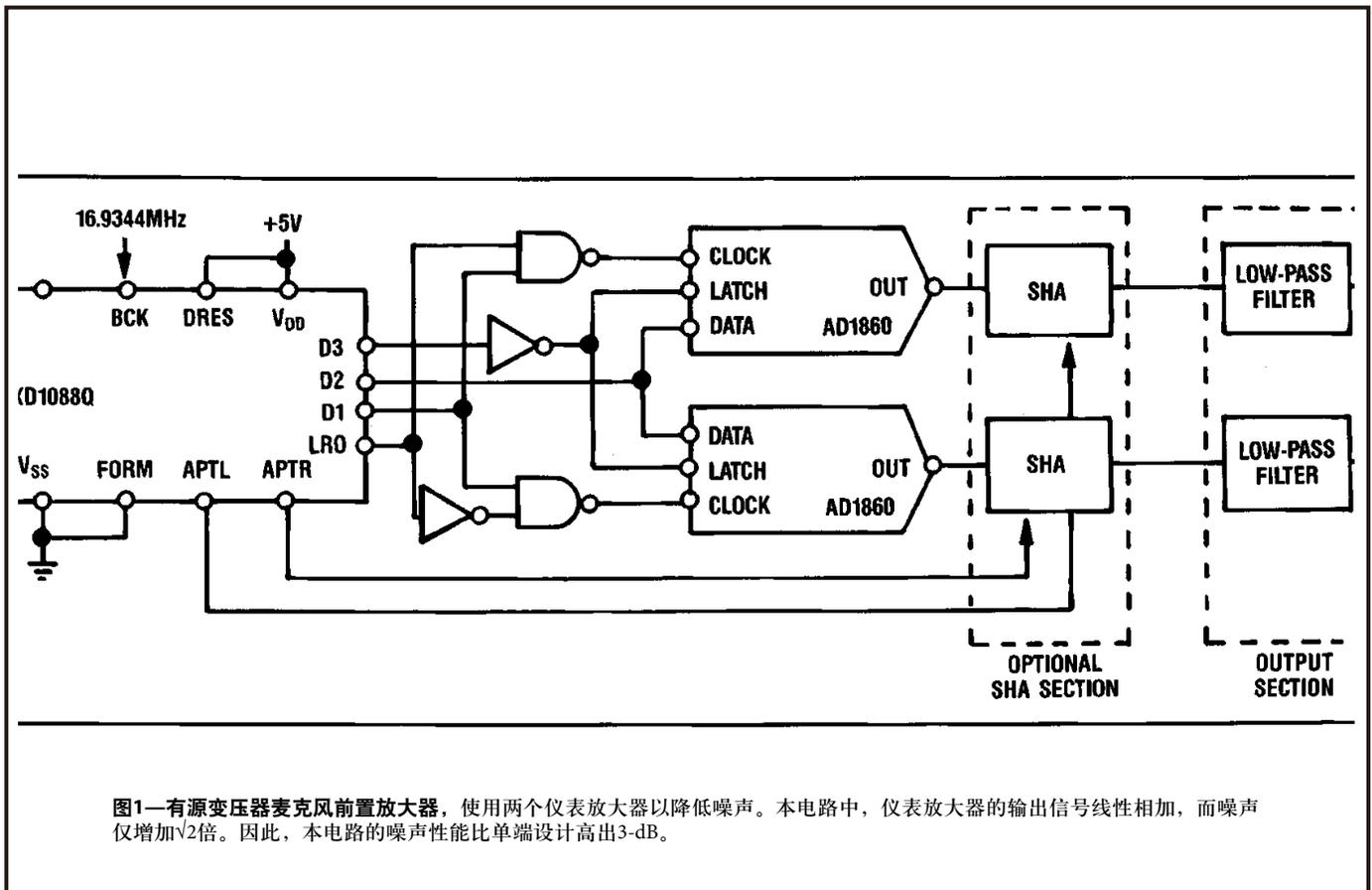
利用仪表放大器解决非常规设计问题

作者: Scott Wurcer和Walt Jung

通常认为只适合传感器调理应用的仪表放大器，其实也能给其它许多应用带来独特的性能优势

仪表放大器通常用于要求增益模块具有真差分输入和单端输出的传感器信号调理应用，不但适合基于传感器的电路，比如说作为压力传感器和热电偶的放大器，而且仪表放大器的工作特性也能给许多非传统模拟信号处理应用带

来好处。事实上，正如本文介绍的电路所示，新兴的低成本单芯片仪表放大器常常比运算放大器更适合作为模拟电路的基本构建模块。



转载自EDN - 1983年8月4号

仪表放大器用途广泛

IC仪表放大器的优势源于其采用多个运算放大器，可提供平衡的反相和同相输入端、高共模抑制比(CMRR)以及可编程前端增益(参见知识框“三个运算放大器优于一个运算放大器”)。这种高性能器件集低输入噪声电压、宽带宽和稳定的直流特性于一体，而在大多数单芯片运算放大器中，这些特性无法共存。因此，在简单如同相增益级等应用中，仪表放大器往往胜过运算放大器(参见知识框“仪表放大器用作运算放大器”)。

简化麦克风前置放大器

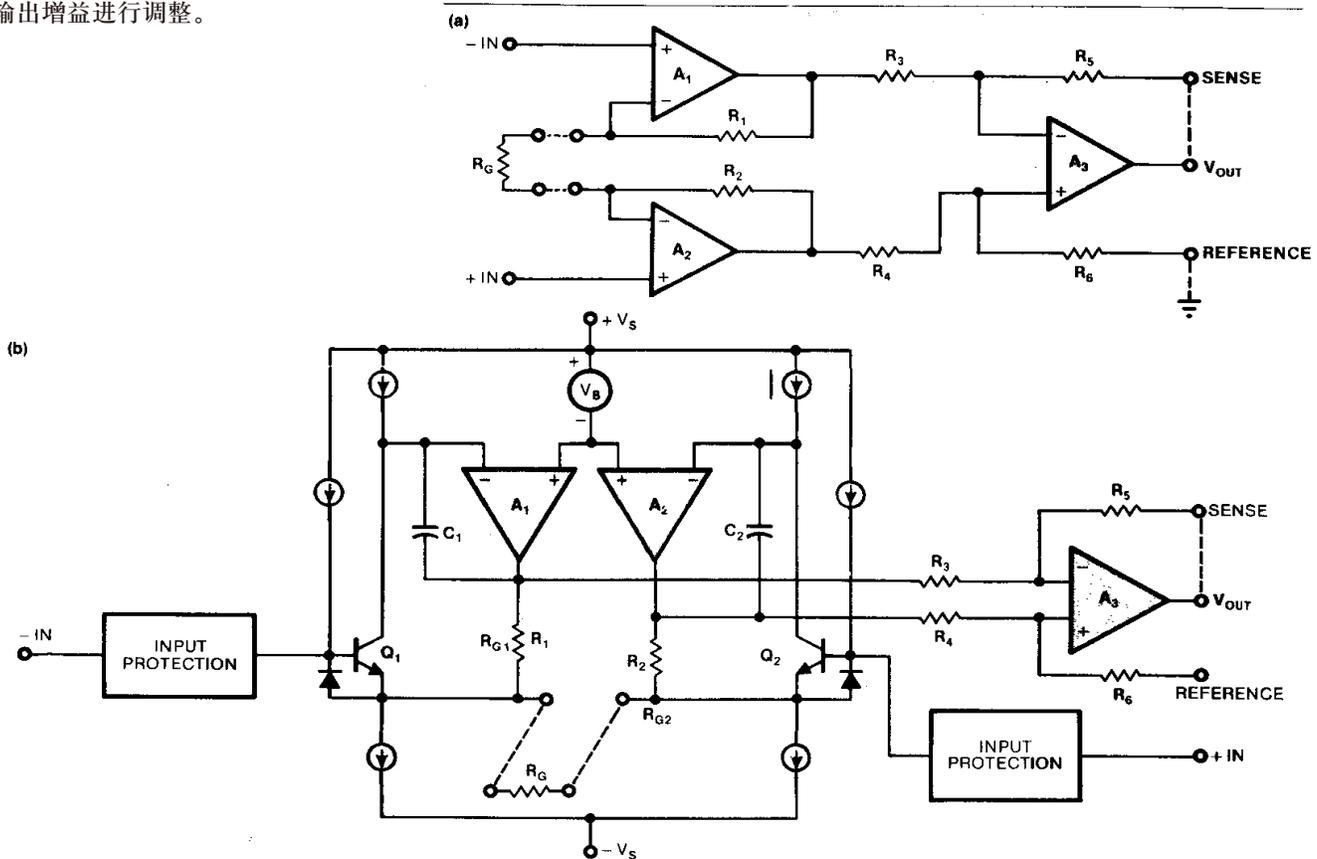
但是，仪表放大器最令人感兴趣的应用在于解决运算放大器通常无能为力的性能问题。例如，麦克风前置放大器要求有源级同时提供低噪声和高CMRR两种特性；对于传统运算放大器而言，这一要求非常之高。仪表放大器则可提供双通道差分输入、低噪声输入级和可轻松设置的增益，从而大大简化麦克风前置放大器设计。

三个运算放大器优于一个运算放大器

仪表放大器通常由三个运算放大器组成，配置为一个双通道差分输入级和一个输出缓冲器(图a)。内部反馈电阻与输入放大器相连，允许利用一个电阻(R_G)设置总增益。假设配置为单位增益输出，则总增益等于 $((R_1 + R_2)/R_G) + 1$ 。可以利用检测和参考输入管脚电压对输出增益进行调整。

本文中的电路所用单芯片仪表放大器为ADI公司的AD524和AD624(图b)，除拥有与经典三运放电路相同的增益特性外，还具备几个额外特性。输入放大器 A_1 和 A_2 前接晶体管前置放大器 Q_1 和 Q_2 。

由此可知，输入增益带宽积取决于晶体管跨导，因而这些电路可提供高于传统仪表放大器的高增益带宽。晶体管前置放大器还能提高仪表放大器总增益，从而降低闭环误差。



三运放构成一个典型的仪表放大器(a)。输入放大器连有内部反馈电阻，允许利用一个电阻(R_G)设置电路总增益。本文中的电路所用单芯片仪表放大器(b)内置晶体管前置放大器，可以扩展电路带宽并降低闭环失真。

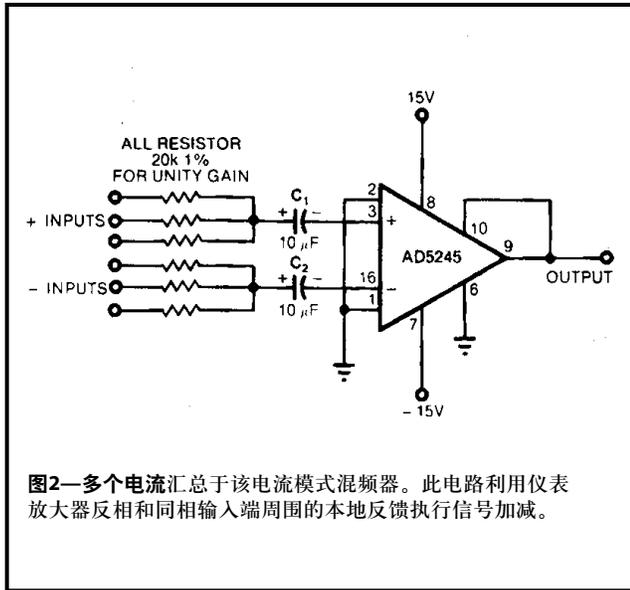


图1所示为利用两个ADI公司单芯片仪表放大器AD524J所构建的一个前置放大器。与参考文献1所述交叉输入堆叠放大器相似，该电路用作平衡输入/平衡输出有源变压器。与单端设计相比，其差分输出配置的信噪比高出3-dB；双放大器配置产生的信号电压是单放大器电路的两倍，而噪声只有 $\sqrt{2}$ 倍。该前置放大器的差分输出配置也适合非音频相关应用。例如，此电路可以用作通用有源变压器，向信号路径下方的仪表放大器提供信号。

为了实现最大应用灵活性，该仪表放大器的可编程前端提供20、200或2000的总电路增益。当增益配置为图中所示的20时，该前置放大器提供40V峰峰值输出摆幅、80-dB CMRR、0.6- μ V均方根噪声和20-kHz带宽，谐波失真小于0.01%。

前置放大器的输入端通过电容C1和C2交流耦合至一个源麦克风，电阻R1和R2用作仪表放大器输入偏置电流的返回路径。针对数伏的电平，耦合电容可提供交流和直流过载保护，但输入瞬变可能非常大(尤其是当连接或断开麦克风电缆时)，因此仍应确保放大器获得充分的保护。AD524本身可提供最高36V的保护，其它仪表放大器可能会要求将1-k Ω 或更大的电阻与耦合电容串联。不过应注意，输入电阻会导致噪声增加。1-k Ω 电阻会产生 $4\text{-nV}/\sqrt{\text{Hz}}$ 的等效输入噪声，该噪声与仪表放大器的输入噪声(本电路中的AD524为 $4.7\text{-nV}/\sqrt{\text{Hz}}$)以均方根方式相加。

构建麦克风前置放大器时，务必对耦合电容及其相关输入电路进行屏蔽。此外，为了尽可能降低“嗡嗡声”，应当使用平衡的双绞线输入电缆。

利用电流加法器合并音频信号

图2显示涉及到音频信号的一个仪表放大器应用。其中，基于仪表放大器的电流加法器线性合并任意数量的输入波形，各信号的符号可以独立选择。该加法器支持分立输入各自设置增益，增益值可以大于或小于1。

该电路利用仪表放大器各输入级中的本地反馈，提供双极性求和功能。放大器的输入晶体管整合了本地发射极反馈，因此当晶体管基极(引脚1和2)接地时，馈入发射极(引脚3和16)的总电流将产生线性相关的输出电压。AD524内置20-k Ω 反馈电阻，因此使用20-k Ω 输入电阻将产生单位增益。

在图2的电路中，引脚16用作同相输入端，引脚3则用作反相节点。可以单独使用这两路输入对单端电流求和，或者联合使用二者，以代数方式合并差分输入。由于存在内部反馈连接，当频率小于1 kHz时，各输入端的动态阻抗将始终低于1 Ω ，因此各信号通道之间的串扰很低。例如，对于20-k Ω 输入电阻(单位增益)，通道间串扰比输入电平低86 dB。

输入晶体管的接地基极会强迫发射极电压比地电位低一个 V_{BE} 压降，因此必须使用输入耦合电容来确保低失调。应为这些电容选择适当的值，使其在目标频率时的电抗低于输入电阻值，否则将导致增益误差。

仪表放大器的低输入噪声，使该加法器在20-kHz带宽范围内的信噪比超过90 dB(相对于1V输入)。此外，在整个音频范围内，总谐波失真低于0.01%。增益精度则取决于输入电阻与仪表放大器内部反馈元件之间的匹配程度。对于单位增益电路，AD524的20%反馈电阻容差导致无补偿增益误差为 ± 1.6 dB；利用输入电阻调整电位计可以消除该误差。不过应注意，通道间增益匹配不受内部容差影响。这是因为所有输入端均馈入同一节点，增益匹配仅取决于输入电阻容差。

高共模抑制比有利于音频应用

还应注意，可以配合电流模式模拟开关使用该加法器，例如DAC中使用的开关。这种应用中，可以将输入晶体管的基极连到与器件的VBE相等的一个正电压，从而在整个电路中保持直流耦合。此时，发射极接地。

缓冲斗链

仪表放大器的真差分特性对于含有模拟延迟线的电路也很有用。为使这种电路的时钟馈通和失真最小，双通道CCD斗链式寄存器(如Reticon Corp的SAD-1024)提供具有不同时钟输入的两条独立可寻址延迟线。但要完全发挥CCD器件的差分能力，则需要使用输入平衡良好的缓冲放大器。

图3显示了一个延迟电路，采用SAD-1024 512 x 2 CCD寄存器和差分输入/差分输出配置。该电路的两个输入放大器AD524将单端输入信号转换为差分电平，以驱动延迟线的两路输入。第三个仪表放大器与CCD寄存器的输出端相连，用来将经过延迟的差分信号转换为单端波形。

一对CMOS反相器提供经过缓冲的互补时钟信号，以驱动延迟线的时钟输入。为了满足奈奎斯特采样准则，时钟速率至少必须为最高信号频率的2倍。可以从外部VCO和分频器获得时钟频率。

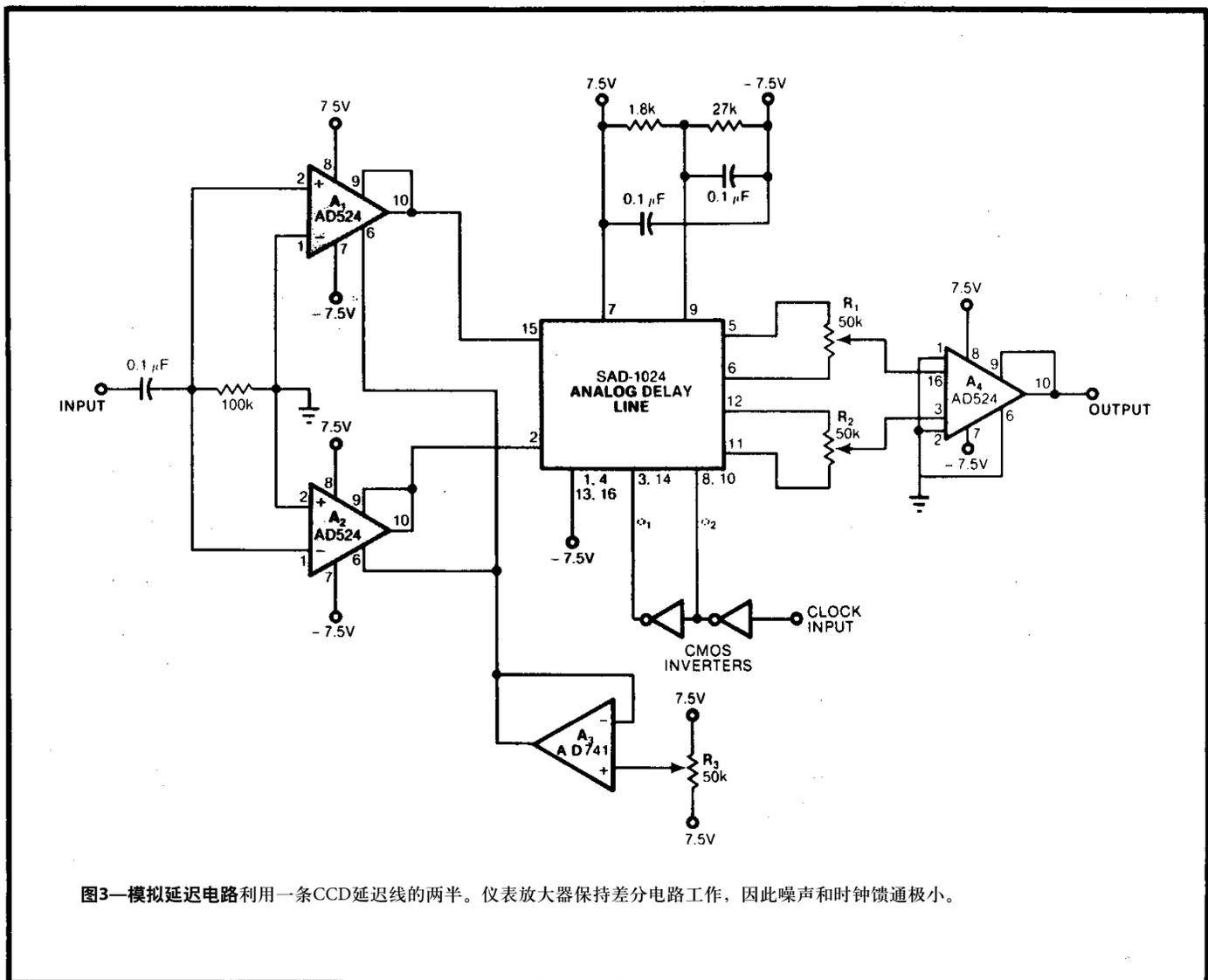


图3—模拟延迟电路利用一条CCD延迟线的两半。仪表放大器保持差分电路工作，因此噪声和时钟馈通极小。

内部反馈简化电路设计

为确保时钟噪声最低，延迟线输出各由两个信号组成。电位计 R_1 和 R_2 可以平衡这些信号的电流，从而最大限度地抑制时钟噪声。差分电流求和输出配置进一步消除了时钟馈通，使整体信噪比达到70 dB，这是单端设计所无法实现的。

如图所示，电路的输入放大器表现为单位增益，但可以将其增益配置为1000。利用A3及其相关电路，可以将输入级偏置到某一电平，以确保延迟线谐波失真最低。若要微调电路，可以调整 R_3 ，以获得在1V均方根输入信号下使失真最低的偏置电平。当调整适当且馈入150-kHz时钟时，该电路的总谐波失真典型值为0.2%。

测量失真

可以进一步利用仪表放大器的差分特性来增强失真测量设备的分辨率。典型失真测量仪可消除80 dB到100 dB的信号基波，因而测量限值为0.01%到0.001%。如果利用仪表放大器对受测器件(DUT)的输出进行预调零(图4)，则可以将失真测量仪的测量能力扩展到基波振幅以下140 dB。这样就可以测量低至0.00001%的失真。

除了测量分辨率更高外，预调零方法还可带来其它好处。首先，由于仪表放大器将信号源输入从DUT输出中减去，因此测量过程中可以消除测试振荡器的误差。这使我们能够测量比大多数振荡器的允许范围还低的失真水平。

此外，预调零方法可降低对高分辨率测试所用失真测量仪的动态范围要求。失真测量仪仅处理信号误差，而不是基波，因此分析仪仅需拥有足以监控仪表放大器残余输出误差的动态范围。而且测试信号是通过相减而抵消的，而不是通过陷波滤波消除的，因此交调测试和其它谐波分析可以使用复杂波形。

图4电路中，受测放大器驱动负载电阻 R_L 。一个增益为 $1/A$ 的线性网络(其中 A 等于放大器的增益)将 R_L 上的电压馈送至调零放大器。仪表放大器的另一输入端用作参考端口，并连到DUT的输入信号。当仪表放大器的增益设置为 A 时(通过 R_G)，调零电路的误差输出电平仍然以DUT的输出信号振幅为参考。

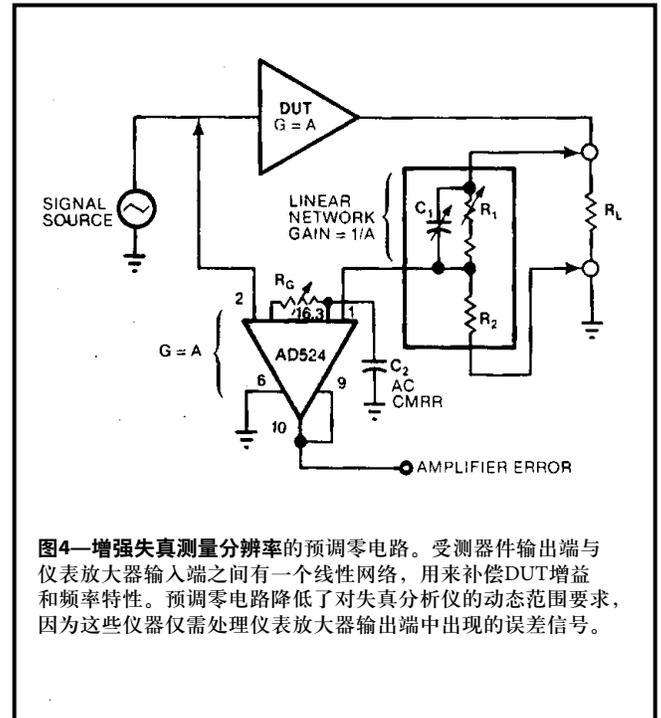


图4—增强失真测量分辨率的预调零电路。受测器件输出端与仪表放大器输入端之间有一个线性网络，用来补偿DUT增益和频率特性。预调零电路降低了对失真分析仪的动态范围要求，因为这些仪器仅需处理仪表放大器输出端中出现的误差信号。

在调零电路的设置过程中，调整衰减器网络是最难的一步。第一步是调整 R_1 ，使直流衰减等于 $1/A$ ，这步最简单。然后必须像补偿示波器探头一样，调整补偿电容 C_1 。时间常数 R_1C_1 必须对应于DUT的-3-dB带宽；否则，仪表放大器将无法完全消除高频信号成分。

构建衰减器时，应确保 R_1 和 R_2 无电抗性，并且其温度和电压非线性系数足够小，以防DUT误差被掩盖。此外，为了实现最佳调零效果，必须多次重复执行 R_1/C_1 调整。

如果打算利用仪表显示仪表放大器的输出，必须确保DUT与衰减器网络之间实现精密相位跟踪； 1° 的相位误差将导致抑制性能只有35 dB。然而，如果将输出馈送至频谱分析仪，则可以降低相位跟踪要求，只要残余基波不使分析仪的前端发生过载即可。图5a为频谱分析仪显示的适当调零所获得的结果。所示基波的电平比3V均方根测试信号低106 dB；因此，二次谐波得以清楚显示，即使其电平比测试信号低120 dB。

分离均衡网络改善唱头前置放大器的性能

图5b显示了基于预调零电路的交调测试结果。测量中，同时将5-kHz和6-kHz信号施加于DUT。分析仪清楚显示了1-kHz的频率差和11-kHz的频率和，以及10-kHz和12-kHz的二次谐波成分。仪表放大器只消除了一小部分测试信号，因此即使谐波和交调成分比测试信号电平低100 dB以上，也可以使用动态范围有限的FFT分析仪来恢复输出波形频谱数据。

可以采用类似的差动放大器方案测量复杂阻抗。某些仪表放大器具有非常的高频CMRR，可通过单个电容进行调整，因此这种电路适合在具有较大时间变化元件的线路上检测电流的应用。

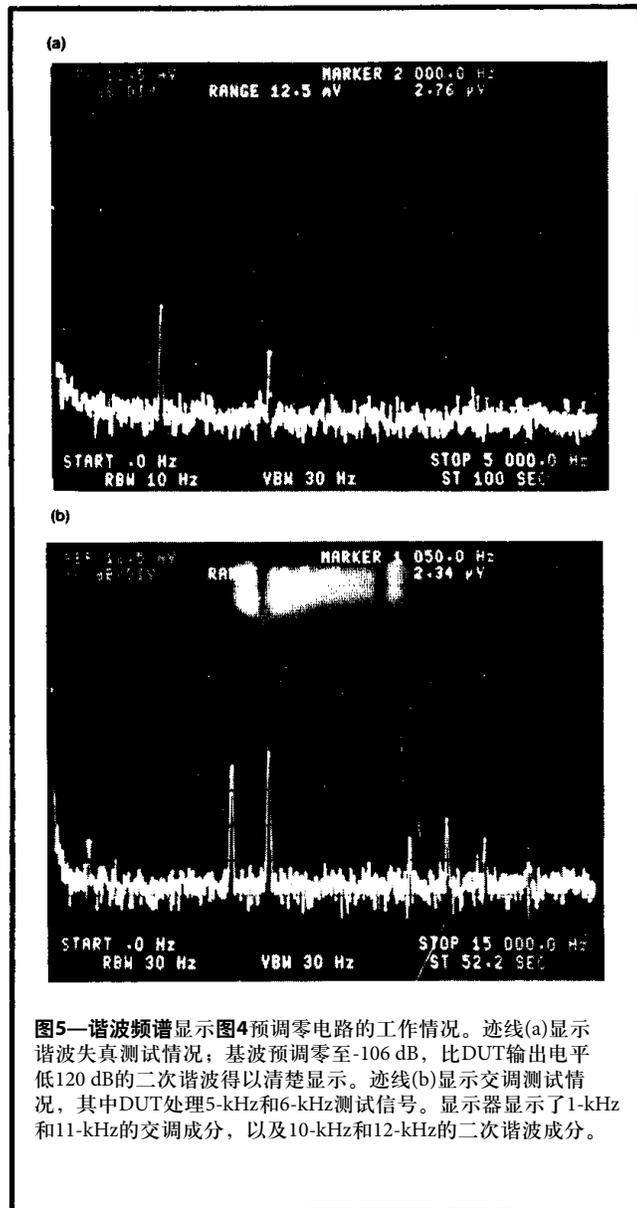


图5—谐波频谱显示图4预调零电路的工作情况。迹线(a)显示谐波失真测试情况，基波预调零至-106 dB，比DUT输出电平低120 dB的二次谐波得以清楚显示。迹线(b)显示交调测试情况，其中DUT处理5-kHz和6-kHz测试信号。显示器显示了1-kHz和11-kHz的交调成分，以及10-kHz和12-kHz的二次谐波成分。

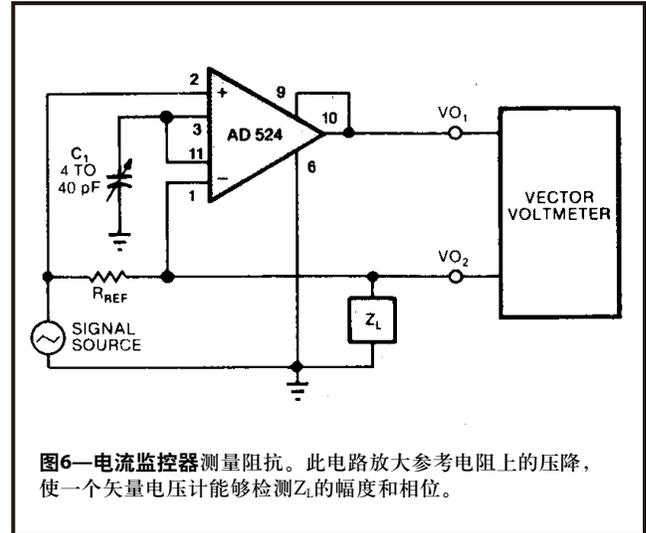


图6—电流监控器测量阻抗。此电路放大参考电阻上的压降，使一个矢量电压计能够检测 Z_L 的幅度和相位。

例如，在图6所示的电流监控器中，低阻抗正弦波源将一个信号馈送至参考电阻(R_{REF})和仪表放大器的一个输入端。 R_{REF} 为精密、无电抗电阻，其阻抗小于受测网络的阻抗(Z_L)。仪表放大器的输出等于 R_{REF} 上的电压乘以该级的增益，因而仍然与 Z_L 中的电流成比例。将 R_{REF} 短路，并调整 C_1 使电路输出最小，可以将电路误差降至最低(最大CMRR)。

将一个矢量电压计与仪表放大器的输出端和 Z_L 相连，便可以利用图6所示电路测量复杂阻抗。该矢量监控器可测量 $V_L \div I_L$ 的幅度和角度，并计算 $R_L = (V_L / I_L) \cos \theta$ ，且 $X_L = (V_L / I_L) \sin \theta$ 。

仪表放大器改善唱头前置放大器的性能

高CMRR对唱头前置放大器也很有利。动磁式唱头拾音器(立体声系统最常用的唱头)的前置放大器通常采用运算放大器，RIAA均衡网络(N)位于其反馈环路中(图7a)。这些电路相当简单，只采用一个有源器件，但对所采用的运算放大器有非常严格的性能要求。为了处理20 Hz至20 kHz范围内的低电平信号，同时提供高达40 dB的1-kHz增益，传统唱头前置放大器所用的运算放大器必须在单位增益时提供低噪声和高速特性。另外，为了驱动复杂反馈网络，运算放大器必须在高频时提供低输出阻抗。最大的问题是，单端电路的低频嗡嗡声抑制性能不佳。

预调零电路提高测量分辨率

图7b显示了另一种唱头前置放大器方案，它利用仪表放大器的差分 and 低输入噪声特性，提供出色的信噪比和独立于均衡的增益控制。该电路中，仪表放大器AD624 (A_1)将动磁式唱头的平衡输出转换为适合均衡和进一步处理的单端放大电压。

两个端接电阻(R_{TA} 和 R_{TB})提供直流输入负载(典型值47 k Ω)，一对电容(C_{TA} 和 C_{TB})提供唱头阻尼(150 pF对于大多数唱头来说足够)。差分网络维持信号平衡，以最大限度地抑制嗡嗡声，同时确保唱头端接适当。一个4-pF至40-pF调整器或15-pF固定电容与仪表放大器的增益端相连，以提高高频共模抑制性能。调整 C_{TA} 与 C_{TB} 的比值可以进一步改善电路的高频共模抑制性能。

A_1 的大部分输入电流流经 R_{TA} 和 R_{TB} ，因此只有仪表放大器的失调电流流经唱头。AD624的失调电流不会超过35 nA，典型值仅为10 nA，因此与仪表放大器的250- μ V输入失调水平相比，输入电流所引起的失调误差可以忽略不计。

为提供最大的器件选择自由度，图7b的设计分两级实现RIAA均衡。 A_1 与输出缓冲器 A_2 之间的无源网络(R_1 和 C_1)提供75- μ s去加重； A_2 的反馈环路中产生响应中的318- μ s和3180- μ s成分。这种分离网络技术可以实现对所有均衡成分的完全缓冲。还有一种均衡技术，涉及到统合 A_1 与 A_2 之间单一网络中的所有三个时间常数(参考文献2)，但这种方法所产生的输出噪声大于分离均衡方法。

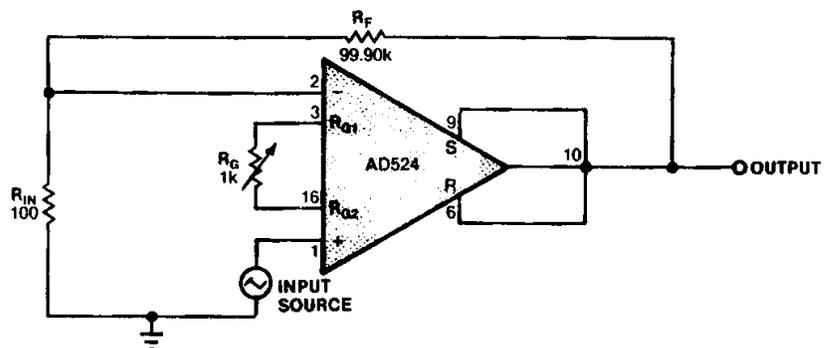
仪表放大器用作运算放大器

随着单芯片仪表放大器的性能不断改进，发生了一种有意思的角色逆转：仪表放大器由运算放大器构成，但仪表放大器也可以充当运算放大器。例如，考虑下图基于精密仪表放大器的运算放大器。在该电路中，检测和参考电阻连到输出端，从而将该仪表放大器的输出放大器配置为Howland电流泵(EDN, 1月20日, 第85页)。该电流泵具有非常高的电导率，因此输出放大器的增益相当高。事实上，此增益仅受CMRR的限制，典型值为80 dB。

但是，当输入放大器连到输出缓冲器时，基于仪表放大器的该运算放大器的总增益将超过80 dB。例如，当输入增益设置为100时，配置为运算放大器的AD524可提供典型值 5×10^6 (134 dB)的开环增益。

在图中所示的电路中，闭环增益为1000，-3-dB带宽为56 kHz。因此，放大器的增益带宽积为56 MHz。如此宽的带宽，加之仪表放大器的低噪声和高稳定性，是传统IC运算放大器很难达到的。相比于传统运算放大器，该电路还有一个优势，即其阻尼特性仅取决于一个电阻(R_G)的设置。

这种基于仪表放大器的运算放大器在要求闭环增益达到100,000和宽带宽的应用中非常有用。例如，当输入放大器的增益设为1000时，AD524可提供高达1 GHz的增益带宽积。不过应注意，基于仪表放大器的运算放大器在高增益时最有效；闭环增益非常低时，过大的前端相位会导致工作不稳定。



充当运算放大器的仪表放大器，检测和参考电阻连到电路输出端。双反馈配置将仪表放大器的输出放大器配置为Howland电流泵，从而产生高开环增益。

单位增益缓冲器克服驱动限制

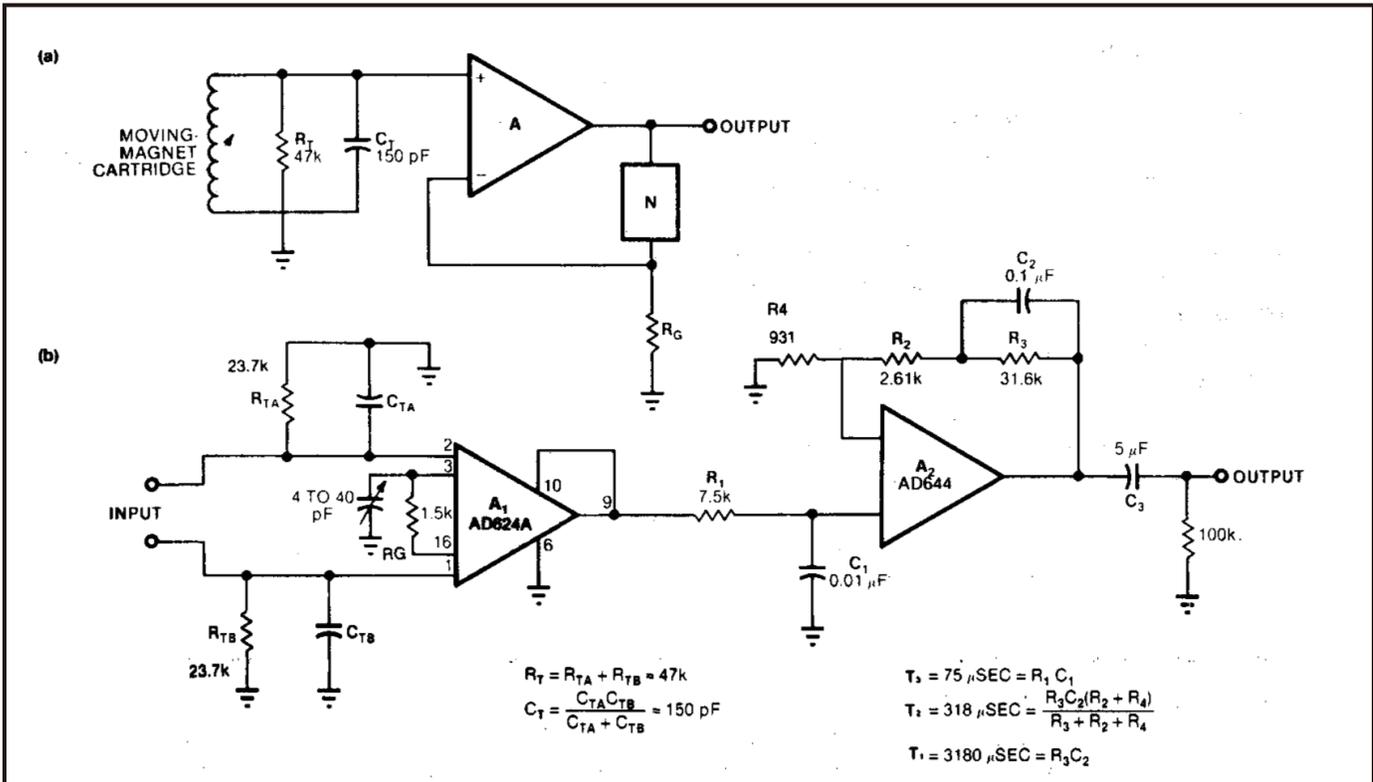


图7—传统唱头前置放大器(a)采用单一RIAA均衡网络(N)，后者位于运算放大器的反馈环路中。虽然这种电路极为简单，但对运算放大器的性能提出了不适当的要求。更好的电路(b)采用仪表放大器缓冲唱头输出。仪表放大器具有高CMRR，嗡嗡声抑制性能可达100 dB。

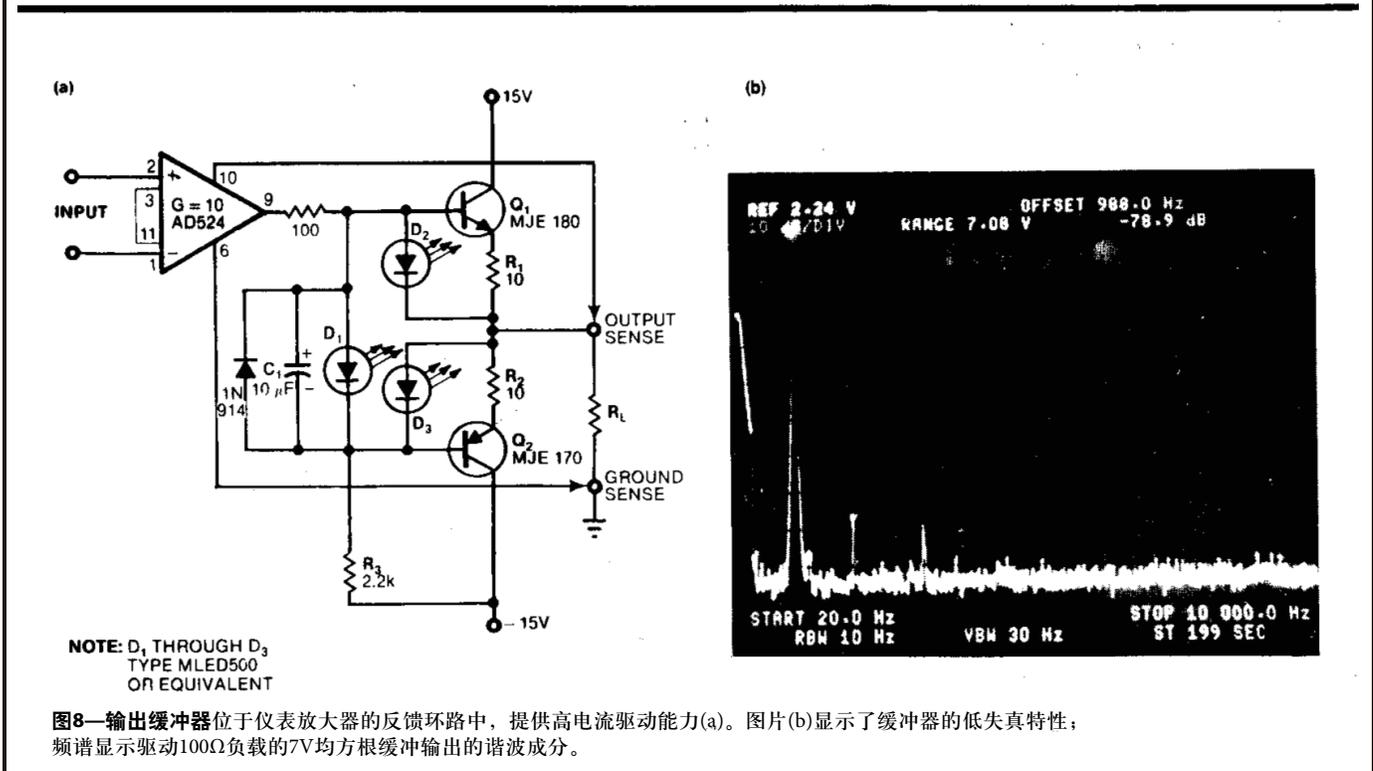


图8—输出缓冲器位于仪表放大器的反馈环路中，提供高电流驱动能力(a)。图片(b)显示了缓冲器的低失真特性；频谱显示驱动100 Ω 负载的7V均方根缓冲输出的谐波成分。

在图7b所示电路中，当 A_1 以高增益工作时，噪声最低；当 A_1 的增益相对较小时，抗过载能力最高。因此，必须合理选择输入级增益，使相互冲突的特性之间实现最佳折衷。通常而言，当 A_1 的增益约等于20时，可实现最佳折衷； A_2 必须提供网络的其余增益。在图7b所示的设计中， A_1 以增益28工作， A_2 的直流增益为38。因此，总直流增益等于1064，或约为60 dB。

一般而言，唱头前置放大器的直流增益等于：

$$GDC=(1+40k/RG)(1+(R2+R3)/R4)$$

经过RIAA均衡的1-kHz增益等于：

$$G1k=0.101GDC$$

常数0.101是RIAA均衡标准所规定的直流增益与1-kHz增益的比值。在图7b所示电路中，1-kHz增益约等于40 dB。调整RG值可以改变电路的增益，而不会影响其均衡特性。类似地，可以为 R_1 至 R_3 、 C_1 和 C_2 选择适当的值，以改变电路的响应，使其适合磁带头等应用。

如图所示，中频带增益为40-dB时，唱头前置放大器可提供80-dB的信噪比(以1V输出为参考)。低频CMRR最小值为100 dB。当所有均衡网络电阻均为金属薄膜型，并且所有电容均采用聚苯乙烯或聚丙烯电介质时，响应精度和稳定性最高。

仪表放大器常常需要提供5 mA以上的输出电流，同时保持最高额定精度。多数IC仪表放大器的额定驱动能力为5 mA(2-k Ω 负载)，其典型值100 Ω 的开环输出阻抗会限制其输出更高电流。不过，在仪表放大器的反馈环路内放置一个单位增益缓冲器，就可以克服电路驱动限制。

图8a显示了一个缓冲仪表放大器电路，它可驱动低至150 Ω 的负载阻抗，提供高达75 mA的输出电流。该电路

采用一对互补3A/40V功率晶体管(Q_1 和 Q_2)，由LED D1提供正偏置。D1的偏置电压导致 R_1 和 R_2 各发生大约140 mV的压降；利用图中所给出的元件值，可得知输出静态电流约为15 mA。该15-mA偏置电平足以防止输出级发生交越失真。另外两个LED(D_2 和 D_3)充当电压箝位，将流经 Q_1 和 Q_2 的电流限制在大约100 mA。这些LED还用作过载指示器。

当构建图8a所示电路时，应当注意几点。首先，为实现最大线性，应合理选择 R_3 ，使之迫使 A_1 的输出级以A类方式工作。其次，必须从输出端检测输出电压，而不是从内部电路节点。此外，应将负载的共用端通过其自己的电源连接接地。否则，负载电流可能会扰乱电路的模拟地。最后，为防止高频振荡，应将旁路电容放置在尽可能靠近输出晶体管集电极的位置。

参考文献

1. Wurcer, S A, and Kitchen, C, "Stacked amplifiers lower noise," *EDN*, October 13, 1982, pg 184.
2. Jung, W, "Topology considerations for RIAA phono preamplifiers," 67th Audio Engineering Society Convention, November 1982, Reprint No 1719.
3. Wurcer, S A, and Counts, L W, "A programmable instrumentation amplifier for 12-bit-resolution systems" *IEEE Journal of Solid State Circuits*, Vol SC-17 No 6 December 1982, pgs 1102-1111.
4. Jung, W, *Audio IC Op Amp Applications (second edition)*, Howard W Sams and Co Inc, Indianapolis, IN, 1978.

